

EUROPEAN PATENT OFFICE

Patent Abstracts of Japan

AD

PUBLICATION NUMBER : 11238916  
 PUBLICATION DATE : 31-08-99

APPLICATION DATE : 23-02-98  
 APPLICATION NUMBER : 10040204

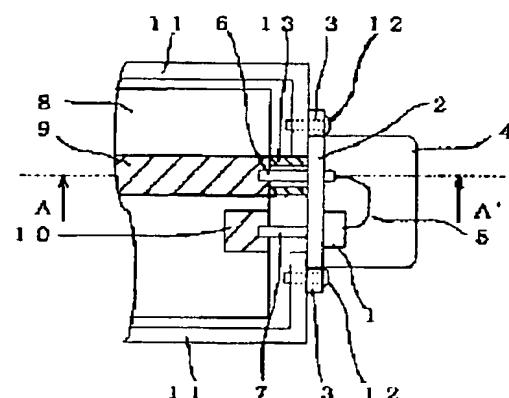
APPLICANT : MITSUBISHI ELECTRIC CORP;

INVENTOR : MASUDA TAKEYUKI;

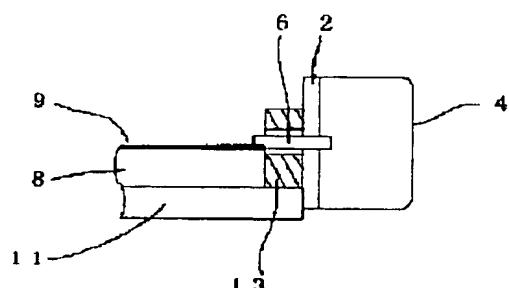
INT.CL. : H01L 33/00 H04B 10/28 H04B 10/26  
 H04B 10/14 H04B 10/04 H04B 10/06

TITLE : LIGHT EMITTING ELEMENT MODULE  
 AND MOUNTING METHOD THEREOF

(a)



(b)



ABSTRACT : PROBLEM TO BE SOLVED: To form an optical-intensity modulating waveform without distortion for the electric signal in a gigabit band, by electrically connecting the conductor wherein a cylindrical hole is formed to the frame body at the outside part, introducing a cathode pin into the cylindrical hole of the conductor, and constituting a coaxial path at the part constituted of the cathode pin and the cylindrical hole.

SOLUTION: A cathode pin 6 is penetrated into the cylindrical hole of a sleeve 13 and electrically connected to a pattern 9 for a cathode. The shape of the sleeve me can be any shape when the sleeve can be electrically connected to a frame body 11. When a light emitting module constituted in this way is mounted on a module, the sleeve 13 and the part constituted or a cathode pin 16 inserted into the cylindrical none of the sleeve 13 become the coaxial path. The constant impedance characteristics in the broad range are obtained. Therefore, the alignment with the characteristics of an external circuit can be readily obtained. Thus, the optical-intensity modulation waveforms without distortion for the electric signal in a giga-bit band can be obtained.

COPYRIGHT: (C)1999,JPO

(19)日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11)特許出願公開番号

特開平11-238916

(43)公開日 平成11年(1999)8月31日

(51) Int.Cl.<sup>6</sup>  
 H 01 L 33/00  
 H 04 B 10/28  
 10/26  
 10/14  
 10/04

識別記号

F I  
 H 01 L 33/00  
 H 04 B 9/00

N  
 Y

審査請求 未請求 請求項の数11 O.L (全 7 頁) 最終頁に統く

(21)出願番号

特願平10-40204

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(22)出願日 平成10年(1998)2月23日

(72)発明者 増田 健之

東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

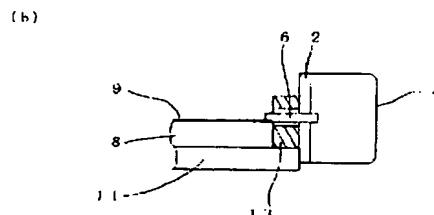
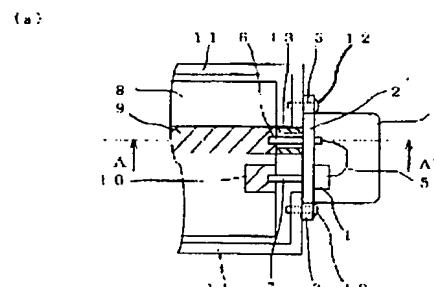
(74)代理人 弁理士: 宮田 金雄 (外2名)

## (54)【発明の名称】発光素子モジュール及び発光素子モジュールの実装方法

## (57)【要約】

【課題】システムと外部の回路との間に空中配線されるリードピンのインダクタンス成分により高周波応答特性が劣化する。よって、特にギガビット帯においては帯域が不足し、強度変調された光波形が歪む。

【解決手段】円筒の穴を施した導体を外部の筐体に電気的に接続し、導体の円筒の穴にカソードピンを挿入し、カソードピンと円筒の穴とで構成される部位で同軸線路を構成する。



1: 発光素子	8: 回路基板
2: スリム	9: カソード用バターン
3: フランジ	10: アノード用バターン
4: キャップ	11: 回年
5: ワイヤ	12: ネジ
6: カソードピン	13: スリーブ
7: アノードピン	

## 【特許請求の範囲】

【請求項1】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備えた発光素子モジュールにおいて、円筒の穴を施した導体を備え、前記導体を外部の筐体に電気的に接続し、前記導体の円筒の穴の中に前記発光素子モジュールの駆動信号入力用のリードピンを設け、前記駆動信号入力用のリードピンを外部の回路に接続したことを特徴とする発光素子モジュールの実装方法。

【請求項2】 導体の円筒の穴の中に設けられた駆動信号入力用のリードピンと前記導体の円筒の穴とで構成される部位の特性インピーダンスが外部の回路の特性インピーダンスと整合されていることを特徴とする請求項1記載の発光素子モジュールの実装方法。

【請求項3】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備えた発光素子モジュールにおいて、円筒の穴を施した導体を備え、前記導体を外部の筐体に電気的に接続し、前記導体の円筒の穴の中に前記発光素子モジュールの駆動信号入力用のリードピンを設け、前記駆動信号入力用のリードピンを外部の回路に接続したことを特徴とする発光素子モジュールの実装方法。

【請求項4】 導体の円筒の穴の中に設けられた駆動信号入力用のリードピンと前記導体の円筒の穴とで構成される部位の特性インピーダンスが外部の回路の特性インピーダンスと整合されていることを特徴とする請求項3記載の発光素子モジュールの実装方法。

【請求項5】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備えた発光素子モジュールにおいて、駆動信号入力用のリードピンを同軸線路としたことを特徴とする発光素子モジュール。

【請求項6】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備え、駆動信号入力用のリードピンを同軸線路とした発光素子モジュールにおいて、前記発光素子モジュールから前記同軸線路の外導体の先端までの距離以上かつ内導体の先端までの距離以下のスペースを設けた駆動信号給電用のパターンと前記駆動信号給電用のパターンと前記発光素子モジュールとの間に筐体と電気的に接続されたパターンとを形成した基板を備え、前記駆動信号給電用のパターンと前記同軸線路の内導体とを電気的に接続し、前記筐体と電気的に接続されたパターンと、前記同軸線路の外導体とを電気的に接続したことを特徴とする発光素子

## モジュールの実装方法。

【請求項7】 同軸線路をなす駆動信号入力用のリードピンの特性インピーダンスが外部の回路の特性インピーダンスと整合されている発光素子モジュールを備えたことを特徴とする請求項6記載の発光素子モジュールの実装方法。

【請求項8】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備えた発光素子モジュールにおいて、駆動信号入力用のリードピンに先端から外部の回路との接続しろ分の段差を施し、前記発光素子モジュールから前記駆動信号入力用のリードピンの段差までの距離以上かつ前記信号ピンの先端までの距離以下のスペースを設けた駆動信号給電用のパターンと前記駆動信号給電用のパターンと前記発光素子モジュールとの間に筐体と電気的に接続されたパターンとを形成した基板を備え、前記駆動信号給電用のパターンと前記駆動信号入力用のリードピンの先端とを電気的に接続したことを特徴とする発光素子モジュールの実装方法。

【請求項9】 駆動信号入力用のリードピンと、筐体と電気的に接続されたパターンとで構成される部位の特性インピーダンスが外部の回路の特性インピーダンスと整合されていることを特徴とする請求項8記載の発光素子モジュールの実装方法。

【請求項10】 気密封止された発光素子と前記発光素子を外部の回路と電気的に接続するためのリードピンと外部の筐体に機械的及び電気的に接続する部位とを備えた発光素子モジュールにおいて、駆動信号入力用のリードピンに先端から外部の回路との接続しろ分の段差を施し、前記発光素子モジュールから前記信号ピンの段差までの距離以上かつ前記信号ピンの先端までの距離以下のスペースを設けた駆動信号給電用のパターンと前記駆動信号給電用のパターンと前記発光素子モジュールとの間に筐体と電気的に接続されたパターンとを形成した基板を備え、前記駆動信号給電用のパターンと前記駆動信号入力用のリードピンの先端とを電気的に接続し、前記駆動信号入力用のリードピンと前記筐体と電気的に接続されたパターンとの間に誘電体を設けたことを特徴とする発光素子モジュールの実装方法。

【請求項11】 駆動信号入力用のリードピンと、筐体と電気的に接続されたパターンとで構成される部位の特性インピーダンスが外部の回路の特性インピーダンスと整合されていることを特徴とする請求項10記載の発光素子モジュールの実装方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、ギガビット帯の高速光通信等に用いられている発光素子モジュール及び、発光素子モジュールの実装方法に関するものであ

る。

#### 【0002】

【従来の技術】図7(a)は例えばメガビット帯の以上の光通信に適用されている従来の発光素子モジュールの実装方法の構成図であり、図7(b)は発光素子モジュールの構造図、図7(c)は発光素子モジュールの底面図である。図において、1は半導体レーザ等の発光素子、2は発光素子1を搭載したステム、3は発光素子モジュールを外部の筐体に接続するための取付け穴を備えたフランジ、4はステム2と接続され発光素子1を気密封止するためのキャップ、5はワイヤ、6はワイヤラにより発光素子1のカソードと電気的に接続されたカソードピン、7は発光素子1のアノードと電気的に接続されたアノードピン、8は外部の回路基板、9は回路基板8上に形成されたカソード用パターン、10は回路基板8上に形成されたアノード用パターン、11は外部の筐体、12はステム2と筐体11を接続するためのネジである。また、発光素子1のアノードはステム2に電気的に接続されており、ステム2、フランジ3、筐体11及びアノードピン7は発光素子1のアノードと同電位である。さらに、アノード用パターン10はスルーホール等により筐体11と電気的に接続されている。また、カソードピン6及びアノードピン7を回路基板8のカソード用パターン9及びアノード用パターン10に接続する際にステム2とカソードピン6及びアノードピン7との接続部にかかるストレスを開放するために、ステム2とカソード用パターン9及びアノード用パターン10との間に隙間を設けている。

【0003】次に動作について説明する。カソード用パターン9より給電される電気信号は、カソードピン6、ワイヤラを経て発光素子1のカソードに入力される。また、発光素子1のアノードはステム2とフランジ3を介して筐体11に接地されている。よって、発光素子1は給電された電気信号に応じて強度変調された光を放出する。

#### 【0004】

【発明が解決しようとする課題】従来の発光素子モジュールの実装方法は以上のように構成されているので、システムと外部の回路との間に空中配線されるリードピンのインダクタンス成分により高周波応答特性が劣化する。よって、特にギガビット帯においては帯域が不足し、強度変調された光波形が歪むという課題があった。ここでは、カソードピンのインダクタンス成分の影響が支配的であり、アノードピンのインダクタンス成分の影響はシステムと筐体が強く接続されているため無視できる。

【0005】この発明は上記のような課題を解決するためになされたもので、カソードピンのインダクタンス成分の影響を排除することにより、ギガビット帯の電気信号に対して歪みのない光強度変調波形を得ることを目的とする。

#### 【0006】

【課題を解決するための手段】第1の発明、第2の発明、第3の発明及び第4の発明に係る発光素子モジュールの実装方法は、円筒の穴を施した導体を外部の筐体に電気的に接続し、導体の円筒の穴にカソードピンを挿入し、カソードピンと円筒の穴とで構成される部位で同軸線路を構成したものである。

【0007】また、第5の発明、第6の発明及び第7の発明に係る発光素子モジュール及びその実装方法は、カソードピンを同軸線路としたものである。

【0008】また、第8の発明、第9の発明、第10の発明及び第11の発明に係る発光素子モジュールの実装方法は、筐体と同電位の回路基板のパターン上にカソードピンを空中配線し、カソードピンとパターン上で構成される部位でストリップ線路に相当する伝送線路を構成したものである。

#### 【0009】

【発明の実施の形態】実施の形態1、図1(a)はこの発明の実施の形態1を示す発光素子モジュールの実装方法の構成図であり、図1(b)は図1(a)のA-A'線断面図である。図において13は筐体11に電気的に接続された導体に円筒の穴を施したスリーブであり、カソードピン6はスリーブ13の円筒の穴を貫通しカソード用パターン9と電気的に接続されている。スリーブ13の断面図を図2に示した。図においては、直方体の形状のものを示したが、筐体11への電気的接続が可能であればどのような形状でも構わない。

【0010】また、スリーブ13の円筒の穴径を同軸線路の特性インピーダンスを与える数1により得られる値とすることにより、外部の回路の特性インピーダンスとの整合を取ることができる。

#### 【0011】

##### 【数1】

$$Z_0 = \sqrt{\frac{\mu}{\epsilon_r \cdot \epsilon_0}} \cdot \frac{l}{2\pi} \cdot \ln \frac{r}{R}$$

$Z_0$  : 特性インピーダンス

$\mu$  : 透磁率

$\epsilon_r$  : 比誘電率

$\epsilon_0$  : 真空の誘電率

$r$  : カソードピン6の径

$R$  : スリーブ13の円筒の穴径

【0012】このように構成された発光素子モジュールの実装方法においては、スリーブ13及びスリーブ13の円筒の穴に挿入されたカソードピン6で構成される部位は同軸線路となり、広帯域で一定のインピーダンス特性が得られるため、外部の回路の特性インピーダンスとの整合を容易に取ることができる。よって、ギガビット帯の電気信号に対して歪みのない光強度変調波形を得ることができる。

【0013】実施の形態2、図3はこの発明の実施の形態2を示す発光素子モジュールの実装方法の構成図であり、図1(a)のA-A'線断面図に相当し、スリーブ13の円筒の穴に誘電体14を挿入した点が実施の形態1と異なる。

【0014】また、実施の形態1と同様に、スリーブ13の円筒の穴径を数1により得られる値とすることにより、外部の回路の特性インピーダンスとの整合を取ることができる。

【0015】この形態においても、実施の形態1と同等の効果が得られる。

【0016】実施の形態3、図4(a)はこの発明の実施の形態3を示す発光素子モジュールの実装方法の構成図であり、図4(b)は図4(a)のA-A'線断面図である。図において、15は発光素子1のカソードピンの機能をもつ同軸線路、16は同軸線路15の内導体である。また、17は回路基板、18は回路基板17上に形成されたカソード用パターン、19は回路基板17上に形成されたアノード用パターンであり、同軸線路15の外導体はアノード用パターン19に、内導体16はカソード用パターン18に電気的に接続されている。さらにアノード用パターン19はスルーホール等により筐体11と電気的に接続されている。

【0017】また、同軸線路15及び内導体16の各寸法を同軸線路の特性インピーダンスを与える数2により得られる値とすることにより、外部の回路の特性インピーダンスとの整合を取ることができる。

【0018】

【数2】

$$Z_0 = \sqrt{\frac{\mu}{\epsilon_r \cdot \epsilon_0}} \cdot \frac{1}{2\pi} \cdot \ln \frac{r}{R}$$

$Z_0$  : 特性インピーダンス

$\mu$  : 透磁率

$r$  :  $r$  : 誘電率

$\epsilon_0$  : 真空の誘電率

$r$  : 内導体16の径

$R$  : 同軸線路15の外導体の径

【0019】この形態においても、実施の形態1と同等の効果が得られる。

【0020】実施の形態4、図5(a)はこの発明の実施の形態4を示す発光素子モジュールの実装方法の構成図であり、図5(b)は図5(a)のA-A'線断面図である。図において、17~19は実施の形態3と同様であり、20は先端を階段状に整形した発光素子1のカソードピンである。カソードピン20の先端はカソード用パターン18に電気的に接続されている。

【0021】また、マイクロ波解析シミュレータ等を用いカソードピン20とアノード用パターン19との距離を最適化することにより、外部の回路の特性インピーダンスとの整合を取ることにより、外部の回路の特性インピーダンスとの整合を取ることができる。

ンスとの整合を取ることができる。

【0022】このように構成された発光素子モジュールの実装方法においては、カソードピン20とアノード用パターン19で構成される部位はストリップ線路に相当する伝送線路となるため、実施の形態1と同等の効果が得られる。

【0023】実施の形態5、図6はこの発明の実施の形態5を示す発光素子モジュールの実装方法の構成図であり、図6(a)のA-A'線断面図に相当し、カソードピン20とアノード用パターン19の間に誘電体21を挿入した点が実施の形態4と異なる。

【0024】また、実施の形態4と同様に、カソードピン20とアノード用パターン19との距離を数3により得られる値とすることにより、外部の回路の特性インピーダンスとの整合を取ることができる。

【0025】この形態においても、実施の形態1と同等の効果が得られる。

【0026】ところで、上記説明では発光素子モジュール及び発光素子モジュールの実装方法について述べたが、受光素子モジュール及び受光素子モジュールの実装方法へも転用できる。

【0027】

【発明の効果】第1の発明、第2の発明、第3の発明及び第4の発明によれば、導体に円筒の穴を施したスリーブ及びスリーブの円筒の穴に挿入されたカソードピンで構成される部位は同軸線路となり、広帯域で一定のインピーダンス特性が得られるため、外部の回路の特性インピーダンスとの整合を容易に取ることができる。よって、ギガビット帯の電気信号に対して歪みのない光強度変調波形を得ることができる。

【0028】また、第5の発明、第6の発明及び第7の発明によれば、カソードピンを同軸線路としたため、広帯域で一定のインピーダンス特性が得られ、外部の回路の特性インピーダンスとの整合を容易に取ることができる。よって、ギガビット帯の電気信号に対して歪みのない光強度変調波形を得ることができる。

【0029】また、第8の発明、第9の発明、第10の発明及び第11の発明によれば、筐体と同電位の回路基板のパターンとそのパターン上に空中配線したカソードピンとで構成される部位はストリップ線路に相当する伝送線路となり、広帯域で一定のインピーダンス特性が得られるため、外部の回路の特性インピーダンスとの整合を容易に取ることができる。よって、ギガビット帯の電気信号に対して歪みのない光強度変調波形を得ることができる。

【図面の簡単な説明】

【図1】 この発明による発光素子モジュールの実装方法の実施の形態1を示す構成図及びA-A'線断面図である。

【図2】 この発明による発光素子モジュールの実装方

法の実施の形態1のスリーブ13の断面図である。

【図3】この発明による発光素子モジュールの実装方法の実施の形態2を示す構成図である。

【図4】この発明による発光素子モジュールの実装方法の実施の形態3を示す構成図及びA-A'線断面図である。

【図5】この発明による発光素子モジュールの実装方法の実施の形態4を示す構成図及びA-A'線断面図である。

【図6】この発明による発光素子モジュールの実装方法の実施の形態5を示す構成図である。

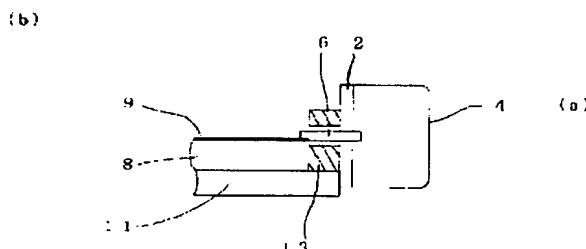
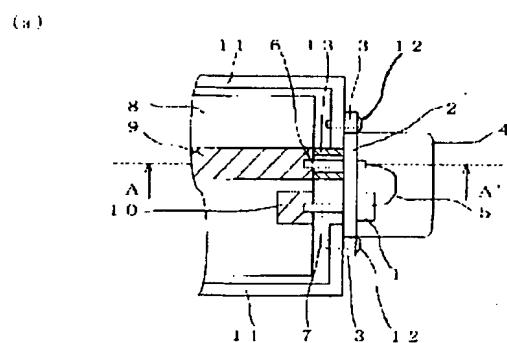
【図7】従来の発光素子モジュールの実装方法を示す

構成図、発光素子モジュールの構造図及び発光素子モジュールの底面図である。

【符号の説明】

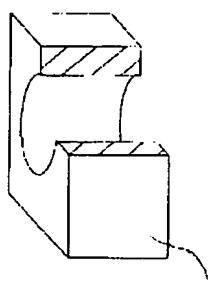
1 発光素子、2 ステム、3 フランジ、4 キャップ、5 ワイヤ、6 カソードピン、7 アノードピン、8 回路基板、9 カソード用パターン、10 アノード用パターン、11 筒体、12 ネジ、13 スリーブ、14 誘電体、15 同軸線路、16 同軸線路の内導体、17 回路基板、18 カソード用パターン、19 アノード用パターン、20 カソードピン、21 誘電体。

【図1】

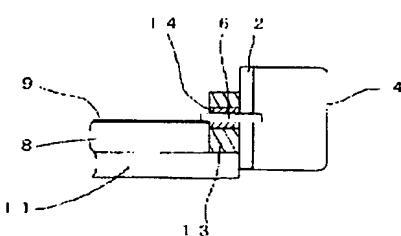


1 : 発光素子  
2 : ステム  
3 : フランジ  
4 : キャップ  
5 : ワイヤ  
6 : カソードピン  
7 : アノードピン  
8 : 回路基板  
9 : カソード用パターン  
10 : アノード用パターン  
11 : 筒体  
12 : ネジ  
13 : スリーブ

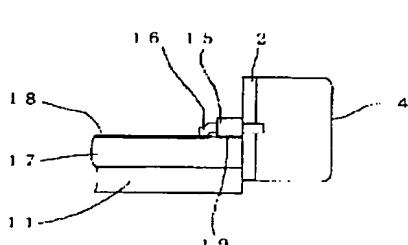
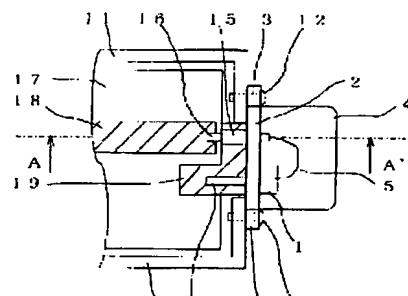
【図2】



【図3】

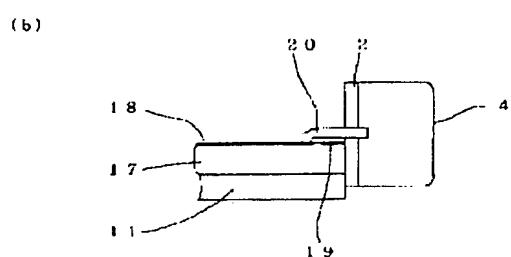
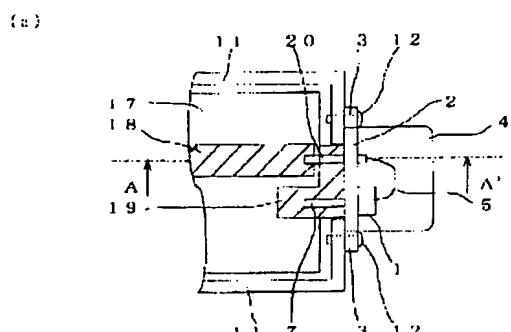


【図4】



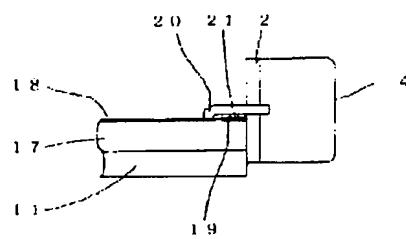
15 : 同軸線路  
16 : 同軸線路の内導体  
17 : 回路基板  
18 : カソード用パターン  
19 : アノード用パターン

【図5】



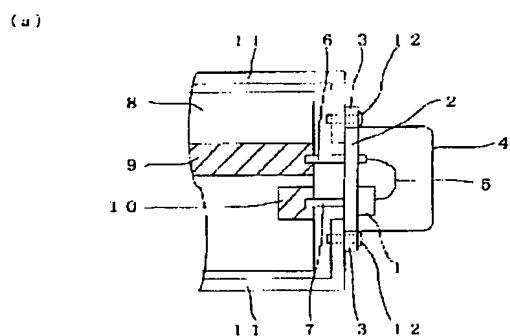
20: 発光素子のカソードピン

【図6】

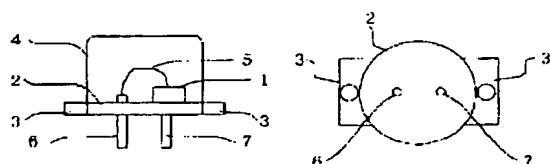


21: 誘電体

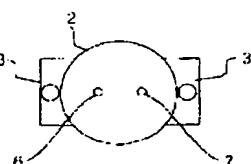
【図7】



(b)



(c)



フロントページの続き

(51)Int.Cl.<sup>6</sup>  
H 0 4 B 10/06

識別記号

F 1